

PRIMA PROVA INTERMEDIA DEL MODULO DI
CALCOLATORI ELETTRONICI
CORSO DI LAUREA IN INGEGNERIA ELETTRICA, ELETTRONICA ED INFORMATICA
CORSO DI LAUREA IN INGEGNERIA BIOMEDICA
ISCRITTI A.A. 2017/18 e precedenti
16 aprile 2019

NOME:	COGNOME:	MATRICOLA:	CFU:
--------------	-----------------	-------------------	-------------

ESERCIZIO 1 (8 punti)

1. (6 punti) Progettare un flip flop JK a partire da un flip flop D. Disegnare il circuito finale indicando la funzione di transizione dello stato, il numero di stati, la funzione di uscita.
2. (2 punti) Spiegare in modo chiaro e sintetico la differenza tra una rete sequenziale sincrona e una asincrona.

ESERCIZIO 2 (17 punti)

Si consideri un'unità di memoria primaria indirizzata con 8 bit a livello delle parole. Si consideri una memoria cache indirizzabile con 4 bit a livello delle parole. La memoria è organizzata in blocchi da quattro parole ciascuno.

- 1) (2 punti) Spiegare, precisando bene il significato e la funzione dei diversi campi, come vengono interpretati gli indirizzi logici per recuperare l'informazione contenuta nella cache nel caso che il metodo di indirizzamento sia set-associativo a due vie.
- 2) (8 punti) Supporre che vengano richieste, in sequenza, le parole con i seguenti indirizzi di memoria primaria: 0,1,2,3,12,13,14,15,128,129,130,131,140,141,142,143. Motivando ogni passaggio intermedio, indicare chiaramente lo stato finale della cache dopo l'ultima chiamata e calcolare l'hit ratio.
- 3) (5 punti) Un disco presenta le seguenti caratteristiche: velocità di rotazione 6000 giri/min, tempo necessario a spostarsi da una traccia alla successiva pari a 3 ms, settori da 512 byte, 200 settori per traccia. Calcolare il tempo necessario per leggere un file di 100 kbyte ipotizzando che il file sia stato registrato in settori consecutivi di una stessa traccia e la testina si trovi posizionata sul primo blocco del file.
- 4) (2 punti) Si consideri una gerarchia di memoria a tre livelli: cache, memoria primaria e disco. Se il tempo di accesso al disco corrisponde al tempo di lettura di un settore calcolato nel punto 3 ed indicato con T_s , quello relativo alla cache è pari a $T_c = T_s/10^4$ e quello relativo alla primaria $T_p = T_s/10^3$, qual è il minimo valore dell'hit ratio di primaria H_p affinché il tempo medio di accesso alla gerarchia risulti inferiore a $T = T_s/10^2$ quando $H_c = 0.8$?

ESERCIZIO 3 (4 punti)

I trasferimenti di parole a/dalla memoria di un calcolatore sono codificati utilizzando il codice di Hamming. Data la stringa 11011110 da codificare, con bit meno significativo pari all'ultimo 0 a destra, motivando la risposta:

1. (1 punto) Si calcoli il numero di bit di controllo necessari alla codifica della stringa e si calcoli la stringa codificata.
2. (3 punti) Ipotizzando in ricezione un errore sul bit più significativo della stringa da codificare, descrivere come tale errore può essere rilevato e corretto.

ESERCIZIO 4 (4 punti)

Si considerino due CPU:

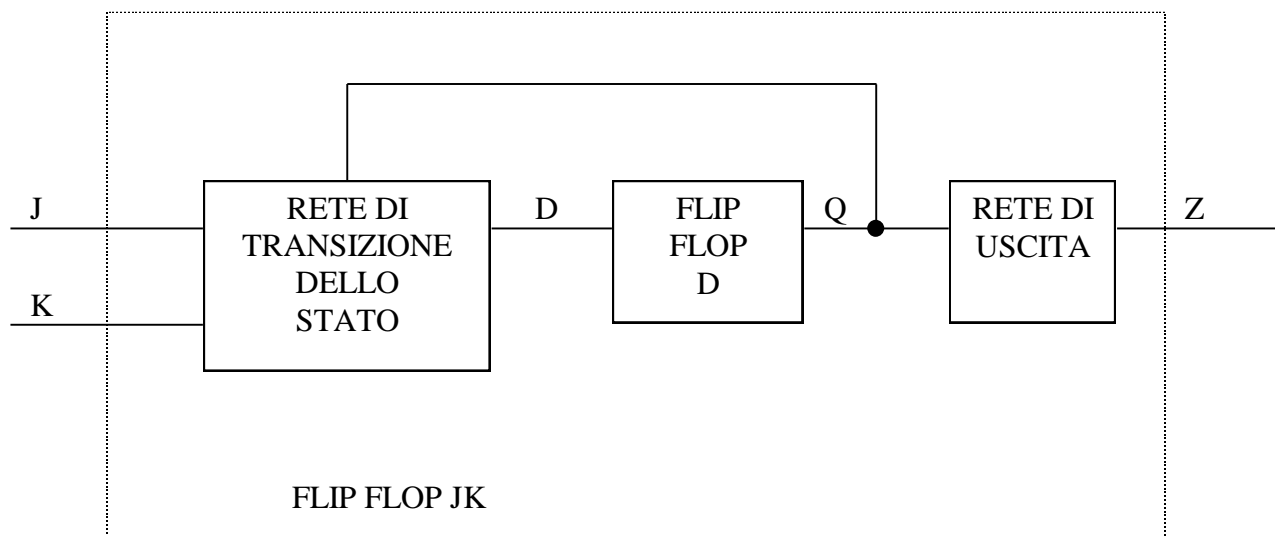
- Macchina a zero indirizzo con set istruzioni: PUSH X ($\text{push} \leftarrow M[X]$), POP X ($M[X] \leftarrow \text{pop}$), ADD ($\text{push} \leftarrow \text{pop} + \text{pop}$), DIV ($\text{push} \leftarrow \text{pop}1 / \text{pop}2$).
- Macchina a un indirizzo con set istruzioni: LOAD X ($M[X] \rightarrow \text{ACC}$), STORE X ($\text{ACC} \rightarrow M[X]$), ADD X ($\text{ACC} + M[X] \rightarrow \text{ACC}$), DIV X ($\text{ACC} / M[X] \rightarrow \text{ACC}$).

Scrivere la sequenza d'istruzioni necessaria per implementare l'espressione algebrica:

$Z = A + B/C$ per entrambi i set di istruzioni.

ESERCIZIO 1

1. Come in ogni rete logica sequenziale, lo schema del dispositivo è il seguente:

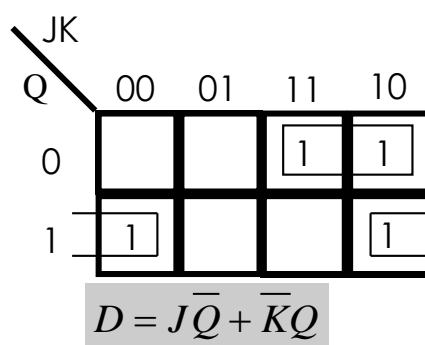


L'uscita di un flip flop JK corrisponde ai valori dello stato (due), per cui si ha $Z=Q$.

Rimane da definire solo la funzione di transizione dello stato, che si ottiene dalla tabella di transizione di un flip flop JK e dalla tabella di eccitazione del flip flop D:

J	K	Q	Q'	D
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	0	0

Sintetizzando con le mappe di Karnaugh:



2. Vedi dispense del corso.

ESERCIZIO 2

1. I campi di indirizzamento sono offset, cache index, e tag.

I blocchi sono da quattro parole, quindi per la singola parola entro il blocco occorrono due bit, ovvero l'offset è di due bit.

Il numero di bit nei campi cache index e tag dell'indirizzo a otto bit, dipende dal metodo di indirizzamento della cache. Poiché la cache è indirizzato con metodo set-associativo a due vie, il campo cache index è costituito da 1 bit, dovuto al fatto che le linee di cache sono quattro ma raggruppate a due a due, ed il resto del block frame coincide con il campo tag.

In sintesi: < tag 5 bit > <cache set index 1 bit> < offset 2 bit>.

2. Le chiamate: 0,1,2,3,12,13,14,15,128,129,130,131,140,141,142,143 sono in tutto 16.

Si può notare subito che le chiamate si riferiscono, ogni quattro, a parole in sequenza. In particolare, le prime quattro corrispondono a tutte le parole del blocco 0 di primaria, e le seconde quattro a quelle del blocco 3. Le parole da 128 a 131 sono le quattro parole del blocco 32: questo si deduce dal fatto che la memoria è a 256 parole, raggruppate a blocchi di 4, per un totale di 64 blocchi. I primi trentadue blocchi hanno parole di indirizzo da 0 a 127, mentre i secondi trentadue da 128 a 255. Quindi le parole da 128 a 131 appartengono tutte al blocco 32. Restano le parole di indirizzo da 140 a 143. Si può notare però che coincidono con il blocco 35.

Per verificare queste affermazioni e sapere dove queste parole verranno mappate in cache, è sufficiente applicare le formule indirizzo/dimensione del blocco per ottenere block frame (come quoziente) ed offset (come resto), per ciascuna parola. Successivamente, si divide il block frame per il numero di insiemi, ottenendo cache index (come resto) e tag (come quoziente).

Quindi per la parola 0 si ha ovviamente block frame 0 e offset 0. Dividendo 0 per 2 si ha ancora quoziente e resto pari a 0. Ciò significa che tale parola è effettivamente la prima parola del primo blocco di primaria, ma anche che tale parola va mappata nella prima linea utile dell'insieme 0 di cache, assieme alle altre tre parole del relativo blocco. Ergo, alla chiamata della parola 0, si ha un miss in cache, si copia il blocco 0 nella prima linea libera del set 0, e infine si hanno tre hit relativi alle parole 1-3.

Poi viene chiamata la parola di indirizzo 12. $12/4=3$ con resto 0. Quindi è la prima parola del blocco 3 di primaria. Facendo la divisione $3/2=1$ con resto 1, si ha questa parola debba essere mappata in una delle linee libere del set 1 di cache. Quindi abbiamo un miss, seguito da una copiatura del blocco 3 in cache, ed infine tre hit relativi alle tre parole 13-15.

Stessa cosa per la parola di indirizzo 128. $128/4=32$ con resto 0. Prima parola del blocco 32, come si è già detto. $32/2=16$ con resto 0. Significa che va mappata in una linea libera dell'insieme 0 di cache. Abbiamo un altro miss, e la mappatura viene però fatta nella seconda linea di tale insieme perché la prima è già occupata dal blocco 0. Seguono tre hit relativi alle parole 129-131.

Infine, le parole di indirizzo 140 è nel block frame dato da $140/4=35$ con resto 0. Prima parola del blocco 35, come previsto. Tale blocco è mappato secondo $35/2=17$ con resto 1, ovvero in una linea libera del set 1. Poiché la prima linea è impegnata dal blocco 3, il blocco 35 viene memorizzato nella seconda linea, generando un miss e tre hit relativi alle parole successive 141-143.

Quindi il numero complessivo di hit è 12 su 16 chiamate, da cui $H_c=0.75$.

Lo stato finale della cache è descritta sotto:

	Linea 0	Linea 1
Set 0	0-3	128-131
Set 1	12-15	140-143

3. $T_{rot} = 60/V_{rot} = 10 \text{ ms}$

$T_s (1 \text{ settore}) = T_{trasf} \text{ traccia} / (\text{n.ro settori}) = T_{rot}/200 = 50 \mu\text{s}$

Il file contiene $100k/512 = 200$ blocchi, dunque è interamente contenuto in una traccia. Il tempo di lettura coincide con il tempo di trasferimento (la testina è posizionata sul primo settore, dunque tempo di posizionamento e di latenza sono nulli) e questo coincide con il tempo di rotazione: $T_{lett \text{ file}} = T_{rot} = 10 \text{ ms}$.

4. Sulla base dei calcoli precedenti risulta $T_s = 50000 \text{ ns}$, da cui: $T_c=5 \text{ ns}$, $T_p=50 \text{ ns}$, $T=500 \text{ ns}$. Svolgendo la seguente disequazione, dopo aver sostituito i valori a ciascun termine corrispondente:

$$T_c + (1-H_c) * T_p + (1-H_p) * T_s \leq T$$

Si ricava $H_p \geq 0.9903$.

ESERCIZIO 3

1) Dev'essere rispettata la condizione:

$$2^K \geq N + K + 1 \quad (1),$$

dove K è il numero di bit di controllo inseriti. Essendo $N = 8$, si evince dalla (1) che $K = 4$.

Nella codifica di Hamming, la sequenza in uscita deve presentare la seguente struttura:

	c_0	c_1	b_0	c_2	b_1	b_2	b_3	c_3	b_4	b_5	b_6	b_7
			0		1	1	1		1	0	1	1
e_0	1		1		1		1		1		1	
e_1		1	1			1	1			1	1	
e_2				1	1	1	1					1
e_3								1	1	1	1	1

Dove $c_0 \dots c_3$ sono i quattro bit costituenti il vettore di controllo, e $b_0 \dots b_7$ gli otto bit trasmessi.

I quattro bit devono essere tali che il corrispondente vettore di errore $e_3 e_2 e_1 e_0$ indichi il bit alterato in caso di errore. L'intersezione fra gli uni presenti nel vettore di errore ci dice univocamente quale bit sia stato alterato. Scrivendo per ciascuno dei bit della sequenza intera le configurazioni di errore, otteniamo infatti i valori di parità che ciascun bit di errore deve assumere in corrispondenza di ciascuno dei bit della stringa completa. Calcolando i bit di controllo rispetto alla sequenza $b_0 \dots b_7$ data si ottiene:

$c_0 = 0$

$c_1 = 1$

$c_2 = 0$

$c_3 = 1$

L'ipotesi di errore sul bit b_7 determina l'inversione del bit da 1 a 0. In fase di ricezione, il ricalcolo dei bit di controllo c_2 e c_3 determina l'inversione di entrambi. Calcolando la distanza di Hamming della sequenza dei bit di controllo ricalcolati da quella sequenza di controllo ricevuta, si ottiene il codice di errore 1100. Questo codice corrisponde con il codice relativo all'ultimo bit in tabella, ovvero b_7 , consentendo la correzione dell'errore occorso.

ESERCIZIO 4

A partire dalla semantica fornita nel testo, una possibile sequenza è:

Macchina a zero indirizzi		Macchina a un indirizzo	
Istruzione	Semantica	Istruzione	Semantica
PUSH C	$Push \leftarrow M[C]$	LOAD B	$ACC \leftarrow M[B]$
PUSH B	$Push \leftarrow M[B]$	DIV C	$ACC \leftarrow ACC / M[C]$
DIV	$Push \leftarrow M[B] / M[C]$	ADD A	$ACC \leftarrow ACC + M[A]$
PUSH A	$Push \leftarrow M[A]$	STORE Z	$M[Z] \leftarrow ACC$
ADD	$Push \leftarrow M[A] + M[B] / M[C]$		
POP Z	$M[Z] \leftarrow pop$		