

PRIMA PROVA INTERMEDIA DEL MODULO DI
CALCOLATORI ELETTRONICI
CORSO DI LAUREA IN INGEGNERIA ELETTRICA, ELETTRONICA ED INFORMATICA
CORSO DI LAUREA IN INGEGNERIA BIOMEDICA
ISCRITTI A.A. 2018/19
16 aprile 2019

NOME:	COGNOME:	MATRICOLA:	CFU:
--------------	-----------------	-------------------	-------------

ESERCIZIO 1 (8 punti)

Si progetti una rete logica in grado di riconoscere in una sequenza di bit la stringa 1010 ponendo a 1 l'uscita solo quando si abbia il riconoscimento di tale stringa. Si sintetizzi la rete minima che realizza tale funzione utilizzando FF-T. Disegnare il circuito logico che rappresenta la rete minima sintetizzata.

ESERCIZIO 2 (17 punti)

Si consideri la gerarchia di memoria cache-primaria-disco costituita da una memoria primaria di 256 KB, una memoria cache di 256 B. I blocchi hanno dimensione di 4 B. È possibile indirizzare il singolo byte. **Motivando** le risposte:

1. (1 punto) Calcolare il numero di blocchi in primaria e il numero di linee in cache.
2. (2 punti) Spiegare, precisando il significato e la funzione dei diversi campi, come vengono interpretati gli indirizzi logici per recuperare l'informazione contenuta nella cache nel caso di indirizzamento associativo su insiemi a due vie.
3. (5 punti) Ipotizzare che, a cache vuota, sia richiesto l'accesso a tutti i byte dall'indirizzo di memoria primaria 0 all'indirizzo 127, poi dall'indirizzo 256 all'indirizzo 383 e che la richiesta si ripeta per un totale di N iterazioni. Calcolare quale deve essere il valore N delle iterazioni per ottenere un hit ratio **medio** di cache maggiore di 0.9. Con hit ratio medio di cache si deve intendere l'hit ratio che viene calcolato come **media** dei valori di hit ratio sulle N iterazioni.
4. (6 punti) Il disco della gerarchia presenta un tempo di rotazione pari a 10 ms e un tempo di posizionamento da una traccia a quella adiacente pari a 1 ms, tracce da 4 KB. Calcolare il tempo di lettura di un file da 38 KB ipotizzando che il file sia salvato su settori e tracce contigue e che la testina di lettura si trovi sul primo settore utile del file.
5. (3 punti) Se il tempo di accesso in cache è pari a 4 ns, quello in primaria è pari a 40 ns, quello su disco pari a 10ms, calcolare il tempo medio di accesso alla gerarchia utilizzando i seguenti valori per hit ratio di cache e di primaria: 0.9 e 0.99. Esprimere tutti i tempi **in nanosecondi**.

ESERCIZIO 3 (4 punti)

I trasferimenti di parole a/dalla memoria di un calcolatore sono codificati utilizzando il codice di Hamming. Data la stringa 11011110 da codificare, con bit meno significativo pari all'ultimo 0 a destra, e motivando la risposta:

1. (1 punto) Si calcoli il numero di bit di controllo necessari alla codifica della stringa e si rappresenti la stringa codificata.
2. (3 punti) Ipotizzando in ricezione un errore sul bit più significativo della stringa da codificare, descrivere come tale errore venga rilevato e corretto.

ESERCIZIO 4 (4 punti)

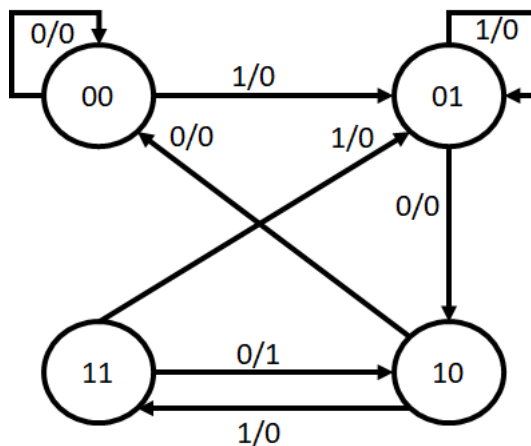
Si considerino due CPU:

- Macchina a zero indirizzo con set istruzioni: PUSH X ($\text{push} \leftarrow M[X]$), POP X ($M[X] \leftarrow \text{pop}$), ADD ($\text{push} \leftarrow \text{pop} + \text{pop}$), DIV ($\text{push} \leftarrow \text{pop}1 / \text{pop}2$).
- Macchina a un indirizzo con set istruzioni: LOAD X ($M[X] \rightarrow \text{ACC}$), STORE X ($\text{ACC} \rightarrow M[X]$), ADD X ($\text{ACC} + M[X] \rightarrow \text{ACC}$), DIV X ($\text{ACC} / M[X] \rightarrow \text{ACC}$).

Scrivere la sequenza d'istruzioni necessaria per implementare l'espressione algebrica: $Z = A + B/C$ per entrambi i set di istruzioni.

ESERCIZIO 1

Per prima cosa, occorre scrivere il grafo degli stati che corrisponde al seguente:



Utilizzando FF-T:

A	B	X	A'	TA	B'	TB	Z
0	0	0	0	0	0	0	0
0	0	1	0	0	1	1	0
0	1	0	1	1	0	1	0
0	1	1	0	0	1	0	0
1	0	0	0	1	0	0	0
1	0	1	1	0	1	1	0
1	1	0	1	0	0	1	1
1	1	1	0	1	1	0	0

Semplificando le espressioni delle reti logiche per la transizione dello stato:

AB	00	01	11	10
X				
0		1		1
1			1	

$$T_A = \bar{A}B\bar{X} + A\bar{B}\bar{X} + ABX$$

AB	00	01	11	10
X				
0		1	1	
1	1			1

$$T_B = B\bar{X} + \bar{B}X$$

L'espressione dell'uscita è invece data da:

$$Z = AB\bar{X}$$

Si lascia allo studente il disegno del circuito.

ESERCIZIO 2

1. Essendo la memoria primaria costituita di 256 KB = 216 B, e la cache pari a 256 B = 28 B, avendo i blocchi dimensione 4 B, il numero di blocchi di primaria è 216 e quello delle linee di cache è 26.
2. Dalla precedente domanda sappiamo che i blocchi=linee di cache sono 26. In questo caso dobbiamo considerare un indirizzamento associativo su insiemi a due vie (due linee per insieme), pertanto abbiamo 25 insiemi da due linee. Da cui ricaviamo che il set index per la cache è pari a 5 bit. L'offset sappiamo che è 2 bit (blocchi sono da 4 B). Stante che abbiamo a disposizione 18 bit si ricava che il tag è pari a 11 bit.
3. Gli indirizzi da 0 a 127 rappresentano le prime 128 parole di primaria, organizzate in 32 blocchi. Questi 32 blocchi presentano set index da 00000 a 11111 (in binario), vale a dire vengono allocati nella prima linea libera di 32 insiemi differenti. Il secondo gruppo di 128 parole contigue presenta lo stesso set index delle precedenti (basta applicare le formule per il calcolo viste a lezione) quindi viene allocato negli stessi insiemi ma in corrispondenza della seconda linea libera di ciascun insieme. Nell'ipotesi che N sia il numero di iterazioni complessive, alla prima iterazione abbiamo per ognuno dei 32x2=64 blocchi da 4 parole 1 miss e 3 hit poiché si ha un miss per la prima parola ma 3 hit dopo che il blocco relativo a quella parola viene allocato in cache. Ergo alla prima iterazione sulle 128+128=256 parole abbiamo 64 miss e 192 hit che corrisponde ad un hit ratio di $\frac{3}{4}$. Le restanti N-1 volte però, abbiamo un hit ratio pari ad 1 perché tutte le parole sono già presenti in cache. L'hit ratio medio sulle N iterazioni è dunque dato da:

$$H = \frac{3}{4} \cdot \frac{1}{N} + 1 \cdot \frac{N-1}{N}$$

Possiamo quindi calcolare quale deve essere il valore N delle iterazioni per ottenere un hit ratio medio di cache maggiore di 0.9 nel modo seguente

$$= \frac{3}{4} \cdot \frac{1}{N} + 1 \cdot \frac{N-1}{N} > 0.9$$

Svolgendo la disequazione si ottiene:

$$\begin{aligned} 3 + 4(N-1) &> 3.6N \\ 0.4N &> 1 \\ N &> 2.5 \end{aligned}$$

In altre parole, sono necessarie almeno 3 iterazioni per ottenere l'hit ratio desiderato.

4. Un file da 38 KB richiede 9 tracce di 4 KB, più un'eccedenza di settori che coprano 2 KB, ovvero mezza traccia. Poiché il file è totalmente deframmentato, ma comunque disposto su più tracce, vanno tenuti in conto i nove posizionamenti necessari per spostarsi da una traccia alla successiva, i tempi di lettura/rotazione legati a 9 tracce più il tempo di lettura di mezza traccia. In altre parole:

$$T = 9 \cdot T_R + \frac{1}{2} \cdot T_R + 9 \cdot T_P = 95 + 9 = 104ms$$

5. La formula del tempo medio di accesso alla gerarchia di memoria data è:

$$\bar{T} = T_C + (1 - H_C) \cdot T_P + (1 - H_P) \cdot T_D$$

Sostituendo i valori dati dall'esercizio si ha:

$$\bar{T} = 4 + 0.1 \cdot 40 + 0.01 \cdot 10000000 = 4 + 4 + 100000 = 100008ns$$

ESERCIZIO 3

1) Dev'essere rispettata la condizione:

$$2^K \geq N + K + 1 \quad (1),$$

dove K è il numero di bit di controllo inseriti. Essendo $N = 8$, si evince dalla (1) che $K = 4$.

Nella codifica di Hamming, la sequenza in uscita deve presentare la seguente struttura:

	c_0	c_1	b_0	c_2	b_1	b_2	b_3	c_3	b_4	b_5	b_6	b_7
			0		1	1	1		1	0	1	1/0
e_0	1		1		1		1		1		1	
e_1		1	1			1	1			1	1	
e_2				1	1	1	1					1
e_3								1	1	1	1	1

Dove $c_0 \dots c_3$ sono i quattro bit costituenti il vettore di controllo, e $b_0 \dots b_7$ gli otto bit trasmessi.

I quattro bit devono essere tali che il corrispondente vettore di errore $e_3e_2e_1e_0$ indichi il bit alterato in caso di errore. L'intersezione fra gli uni presenti nel vettore di errore ci dice univocamente quale bit sia stato alterato. Scrivendo per ciascuno dei bit della sequenza intera le configurazioni di errore, otteniamo infatti i valori di parità che ciascun bit di errore deve assumere in corrispondenza di ciascuno dei bit della stringa completa. Calcolando i bit di controllo rispetto alla sequenza $b_0 \dots b_7$ data si ottiene:

$c_0 = 0$

$c_1 = 1$

$c_2 = 0$

$c_3 = 1$

L'ipotesi di errore sul bit b_7 determina l'inversione del bit da 1 a 0. In fase di ricezione, il ricalcolo dei bit di controllo c_2 e c_3 determina l'inversione di entrambi. Calcolando la distanza di Hamming della sequenza dei bit di controllo ricalcolati da quella sequenza di controllo ricevuta, si ottiene il codice di errore 1100 che corrisponde a b_7 . Questo codice corrisponde con il codice relativo all'ultimo bit in tabella, ovvero b_7 , consentendo la correzione dell'errore occorso.

ESERCIZIO 4

A partire dalla semantica fornita nel testo, una possibile sequenza è:

Macchina a zero indirizzi		Macchina a un indirizzo	
Istruzione	Semantica	Istruzione	Semantica
PUSH C	$\text{Push} \leftarrow M[C]$	LOAD B	$\text{ACC} \leftarrow M[B]$
PUSH B	$\text{Push} \leftarrow M[B]$	DIV C	$\text{ACC} \leftarrow \text{ACC}/M[C]$
DIV	$\text{Push} \leftarrow M[B]/M[C]$	ADD A	$\text{ACC} \leftarrow \text{ACC} + M[A]$
PUSH A	$\text{Push} \leftarrow M[A]$	STORE Z	$M[Z] \leftarrow \text{ACC}$
ADD	$\text{Push} \leftarrow M[A] + M[B]/M[C]$		
POP Z	$M[Z] \leftarrow \text{pop}$		