

8.

**L’AFFIDABILITA’ NELLA
FASE DI PROGETTAZIONE**

Ed.1 del 14/09/98
Rev. 3 del 08/09/00

L'AFFIDABILITA' NELLA PROGETTAZIONE

**L'AFFIDABILITA' DEVE ESSERE COSTRUITA NEL
PRODOTTO DURANTE LA SUA PROGETTAZIONE
E SVILUPPO**

? COME ?

- LINEE GUIDA IN PROGETTAZIONE**
- PREVISIONI DI AFFIDABILITA'**
- MIGLIORAMENTO DELL'AFFIDABILITA'**

LINEE GUIDA PER L’AFFIDABILITA’

- DERATING**
- RAFFREDDAMENTO**
- PROTEZIONE DALL’UMIDITA’**
- COMPATIBILITA’ ELETTRONICA**
- PROTEZIONE DALLE ESD**
- SELEZIONE ED UTILIZZO DEI COMPONENTI**
- PROGETTAZIONE PCB ED ASSIEMAGGIO**

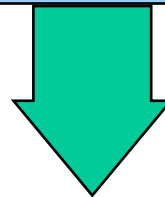
DIAGRAMMA A BLOCCHI AFFIDABILISTICO

RBD-RELIABILITY BLOCK DIAGRAM

- **DIAGRAMMA DEGLI EVENTI**
- **ILLUSTRA COME IL GUASTO DI CIASCUN COMPONENTE INFLUENZEREBBE LE PRESTAZIONI DEL SISTEMA**
- **SE UN SISTEMA REALIZZA PIU' FUNZIONI, CIASCUNA DI ESSE PORTA AD UN DIVERSO RBD**

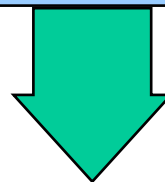
DIAGRAMMA A BLOCCHI AFFIDABILISTICO

**ELEMENTI NECESSARI PER REALIZZARE
LA FUNZIONE RICHIESTA**



SERIE

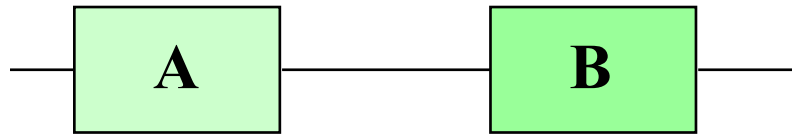
**ELEMENTI CHE POSSONO GUASTARSI
SENZA EFFETTI SULLA FUNZIONE RICHIESTA**



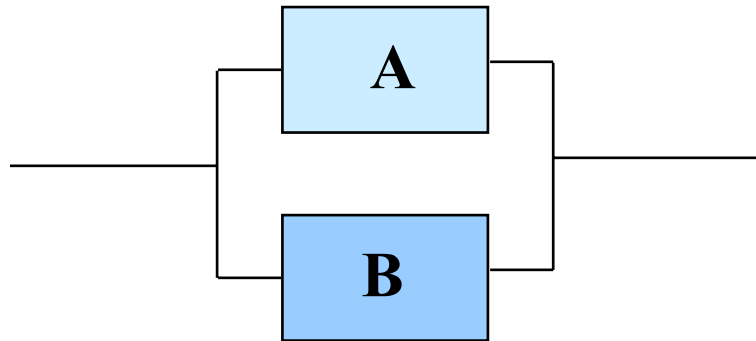
PARALLELO

DIAGRAMMA A BLOCCHI AFFIDABILISTICO

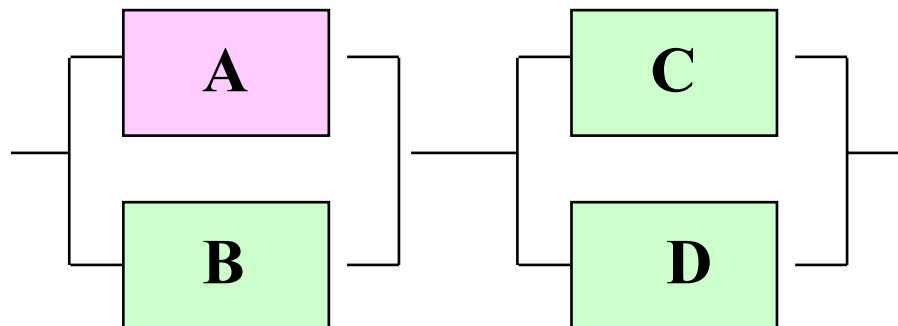
PER L'AFFIDABILITA' DEL SISTEMA:



**NE' A NE' B POSSONO
ESSERE GUASTI**



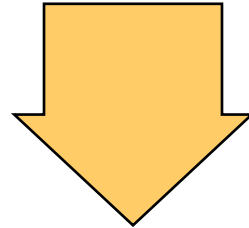
A o B PUO' ESSERE GUASTO



**POSSONO ESSERE GUASTI
A o B e C o D**

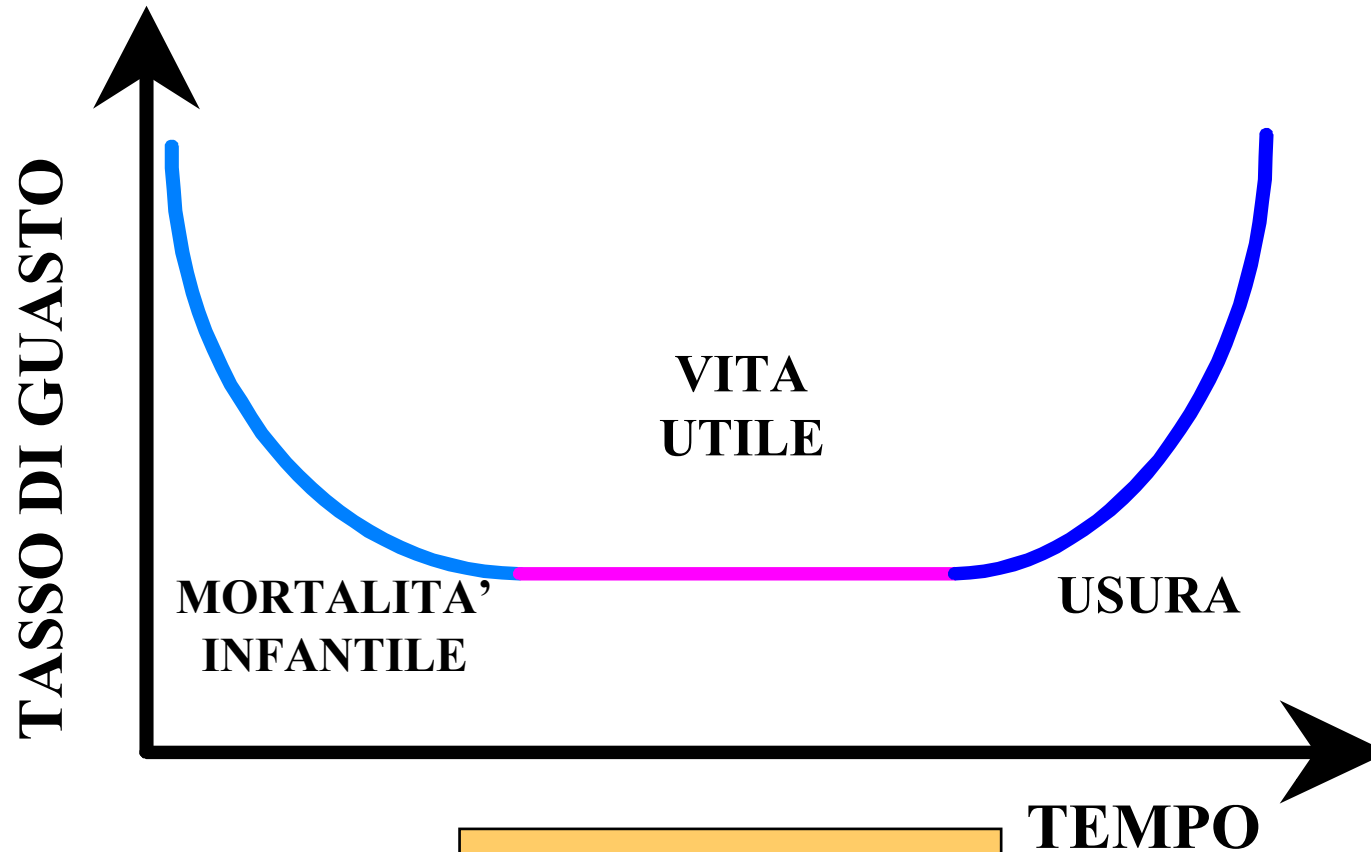
AFFIDABILITA' DI UN SISTEMA

**AFFIDABILITA' DI UN SISTEMA:
VIENE VALUTATA IN TERMINI DELLE AFFIDABILITA'
DELLE UNITA' CHE LO COSTITUISCONO**



**UN SISTEMA VA SUDDIVISO IN UNITA'
SUFFICIENTEMENTE PICCOLE DA POTERNE
CALCOLARE L'AFFIDABILITA'**

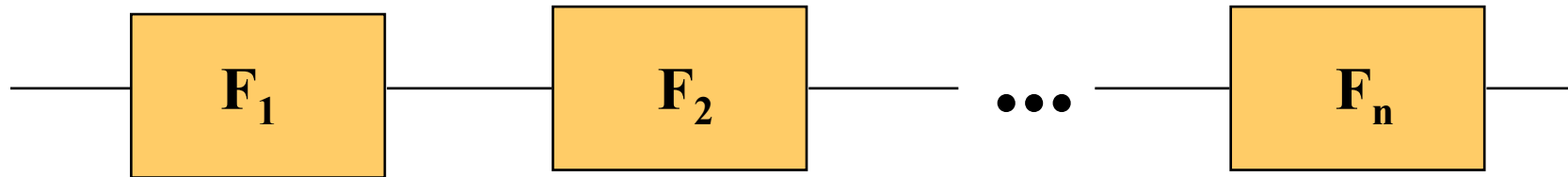
AFFIDABILITA' DI UN SISTEMA



IPOTESI
 $\lambda = \text{COSTANTE}$

SISTEMA SERIE

**IL GUASTO DI UN COMPONENTE
DETERMINA IL GUASTO DELL'INTERO SISTEMA**



**$F_i(t)$ PROBABILITA' CHE L'i-ESIMO COMPONENTE
SIA GUASTO AL TEMPO t**

$$R_i(t) = 1 - F_i(t)$$

SISTEMA SERIE

IPOTESI DI COMPONENTI INDIPENDENTI

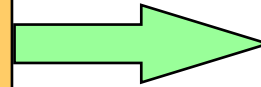
$$R_s(t) = R_1(t) * R_2(t) * \dots * R_n(t)$$

$$R_s(t) = \prod_{i=1}^n R_i(t)$$

$$F_s(t) = 1 - \prod_{i=1}^n [1 - F_i(t)]$$

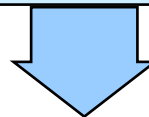
SISTEMA SERIE

$$\lambda(t) = \frac{d}{dt}(-\ln R(t))$$



$$\lambda_s(t) = \frac{d}{dt}[-\ln R_s(t)]$$

$$-\ln R_s(t) = -\ln \prod_{i=1}^n R_i(t) = \sum_{i=1}^n [-\ln R_i(t)]$$



$$\lambda_s(t) = \sum_{i=1}^n \frac{d}{dt}[-\ln R_i(t)] = \sum_{i=1}^n \lambda_i(t)$$

RIDONDANZA

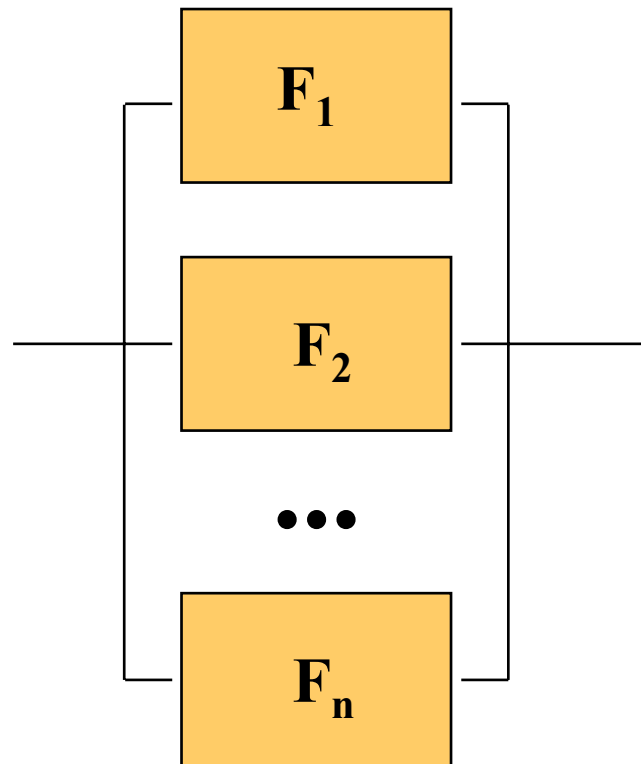
**RIDONDANZA ATTIVA (O CALDA):
TUTTE LE UNITA' SONO SOGGETTE FIN DALL'INIZIO ALLO
STESSO CARICO**

**RIDONDANZA TIEPIDA
LE UNITA' IN RISERVA SONO SOGGETTE AD UN CARICO INFERIORE
RISPETTO ALLE UNITA' IN FUNZIONE FINO A QUANDO NON SI
VERIFICA IL PRIMO GUASTO**

**RIDONDANZA STAND-BY (O FREDDA)
LE UNITA' IN RISERVA NON SONO SOGGETTE AD ALCUN CARICO,
FINO A QUANDO NON SI VERIFICA IL PRIMO GUASTO**

SISTEMA PARALLELO (RIDONDANZA ATTIVA)

PER IL SUCCESSO DEL SISTEMA E' SUFFICIENTE CHE SIA FUNZIONANTE UNO SOLO DEI BLOCCHI POSTI IN PARALLELO



SISTEMA PARALLELO

IPOTESI DI COMPONENTI INDIPENDENTI

$$F_s(t) = F_1(t) * F_2(t) * \dots * F_n(t)$$

$$F_s(t) = \prod_{i=1}^n F_i(t)$$

$$R_s(t) = 1 - \prod_{i=1}^n [1 - R_i(t)]$$

SISTEMA PARALLELO: CANALE DOPPIO

$$F_s(t) = F_1(t) * F_2(t)$$

$$\begin{aligned} R_s(t) &= 1 - F_s(t) = 1 - F_1(t)F_2(t) = \\ &= 1 - [1 - R_1(t)] * [1 - R_2(t)] = \end{aligned}$$

$$R_s(t) = R_1(t) + R_2(t) - R_1(t) * R_2(t)$$

SISTEMA PARALLELO: MTBF

IPOTESI $\lambda = \text{COSTANTE}$

CANALE SINGOLO

$$R(t) = \exp(-\lambda t) \quad \text{MTBF} = \int_0^{\infty} \exp(-\lambda t) dt = \frac{1}{\lambda}$$

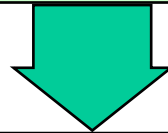
CANALE DOPPIO

$$R_1(t) = R_2(t) = \exp(-\lambda t)$$

$$\text{MTBF} = \int_0^{\infty} [2\exp(-\lambda t) - \exp(-2\lambda t)] dt = \frac{2}{\lambda} - \frac{1}{2\lambda} = \frac{3}{2\lambda}$$

RIDONDANZA m SU n

**n BLOCCHI CONNESSI IN PARALLELO DEI QUALI ALMENO
m DEVONO FUNZIONARE PER IL SUCCESSO DEL SISTEMA**



RIDONDANZA “m SU n”

n=3 ed m=2

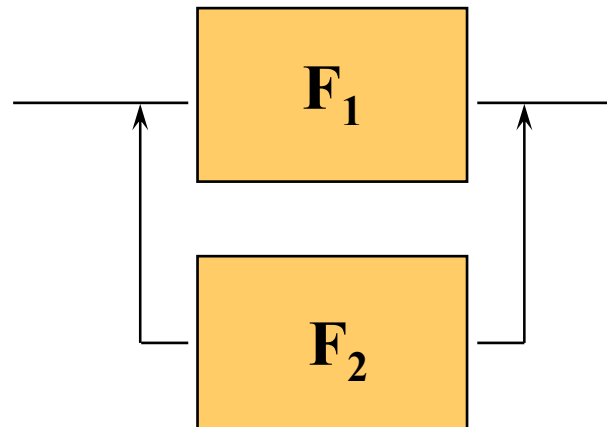
FORMULA BINOMIALE

$$R_s(t) = 3R^2(t) - 2R^3(t)$$

SISTEMA STAND-BY

**UNA O PIU' UNITA' DI RISERVA
ENTRANO IN FUNZIONE SOLO
IN CASO DI GUASTO DELL'UNITA' PRIMARIA**

NON E' PIU' VALIDA L'IPOTESI DI INDIPENDENZA TRA LE UNITA'



RIDONDANZA STAND-BY

IPOTESI

- LE UNITA' HANNO TASSO DI GUASTO COSTANTE
- IL TASSO DI GUASTO DELLA RISERVA E' NULLO QUANDO QUESTA E' INATTIVA
- SI CONSIDERANO 2 SOLE UNITA'

TEMPO AL GUASTO DEL SISTEMA

$$t_s = t_1 + t_2$$

RIDONDANZA STAND-BY

$$\begin{aligned} F_s(t) &= \int_0^t F(x)f(t-x)dx = \\ &= 1 - (1 + \lambda t)\exp(-\lambda t) \end{aligned}$$

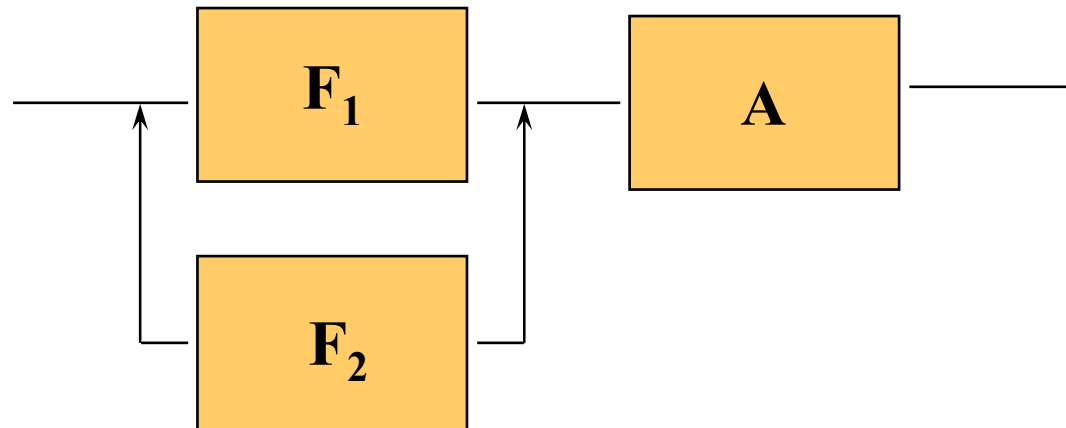
$$R_s(t) = 1 - F_s(t) = (1 + \lambda t)\exp(-\lambda t)$$

NEL CASO DI n UNITA' IN STAND-BY

$$R_s(t) = \left[1 + \lambda t + \frac{(\lambda t)^2}{2!} + \dots + \frac{(\lambda t)^n}{n!} \right] \exp(-\lambda t)$$

RIDONDANZA STAND-BY

NEL MODELLO DOVREBBE ESSERE INCLUSO IL MECCANISMO DI ATTIVAZIONE DELLA RISERVA



$$R_s(t) = R_A(t) * (1 + \lambda t) \exp(-\lambda t)$$

GUASTI DI MODO COMUNE

GUASTI CHE POSSONO RENDERE INEFFICACE LA RIDONDANZA

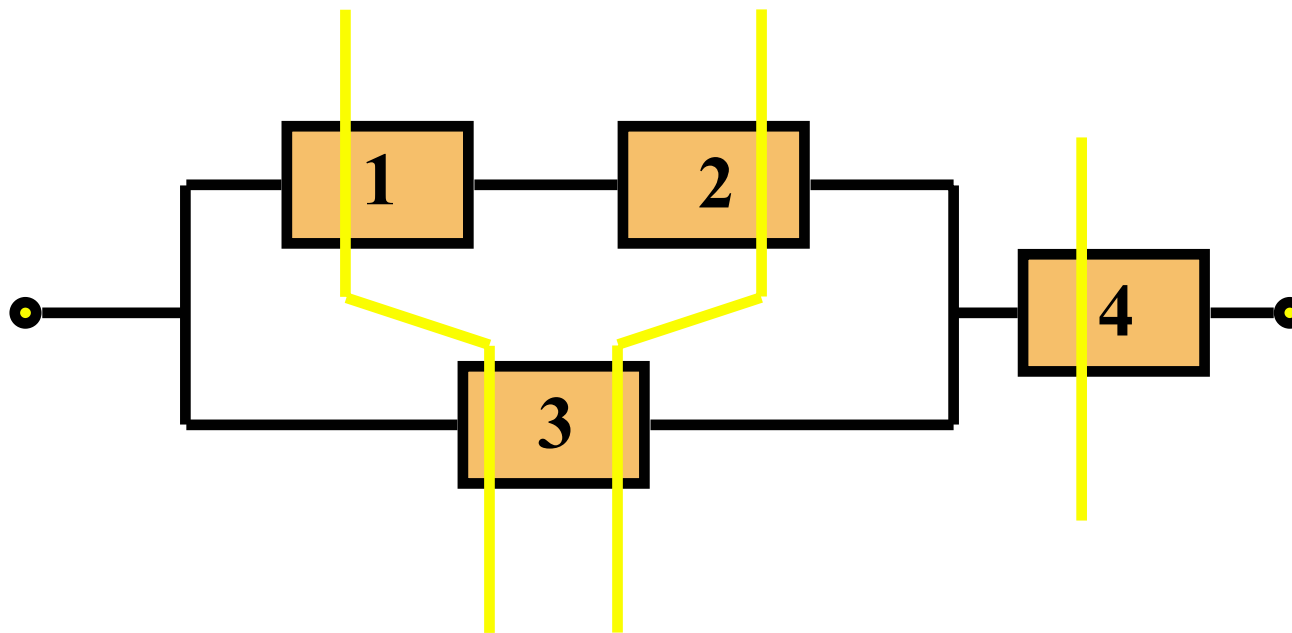
**QUESTI GUASTI PORTANO AL NON FUNZIONAMENTO
DI TUTTE LE UNITA' COLLEGATE IN PARALLELO**

ESEMPI DI GUASTI DI MODO COMUNE:

- **Circuiti di attivazione per le unita' in stand-by**
- **Sensori per la rilevazione di un guasto**
- **Indicatori per allertare il personale in caso di guasto**
- **Alimentazioni in comune**
- **Azioni di manutenzione in comune**
- **Azioni umane in comune**
- **Eventi catastrofici (fulmine, fungo atomico, ...)**

CUT SET

**IL CUT SET E' UN INSIEME DI COMPONENTI DEL SISTEMA,
IL GUASTO DEI QUALI PROVOCHEREBBE UN GUASTO DEL SISTEMA**

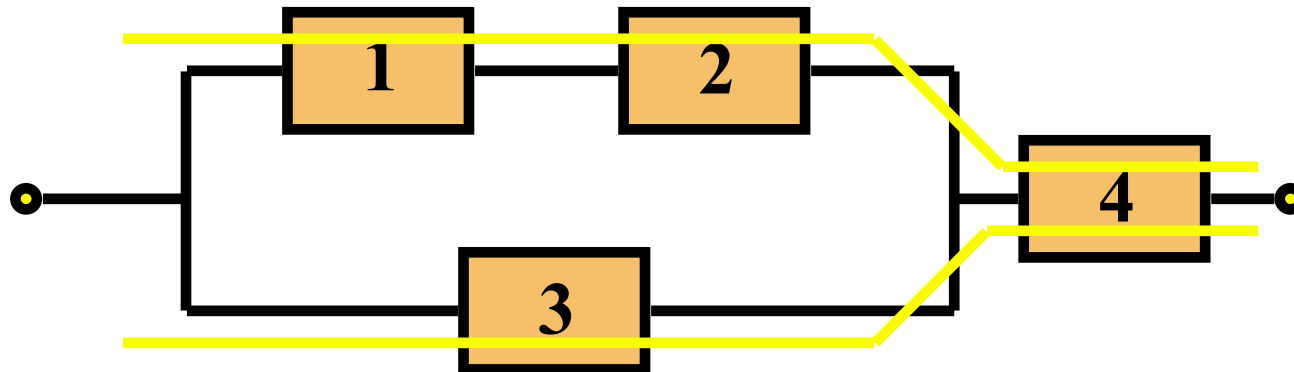


$$R_s \geq 1 - \sum_{i=1}^N \prod_{j_i=1}^{n_i} (1 - R_{j_i})$$

N - numero dei CUT SET del sistema
n_i - numero di blocchi che costituiscono l'**i**-esimo CUT SET

TIE SET

**IL TIE SET E' UN INSIEME DI COMPONENTI DEL SISTEMA
IL FUNZIONAMENTO DEI QUALI ASSICURA
IL FUNZIONAMENTO DEL SISTEMA**



$$R_S \leq \sum_{i=1}^T \prod_{j_i=1}^{n_i} R_{j_i}$$

**T - numero dei TIE SET del sistema
ni - numero dei blocchi che costituiscono
l'i-esimo TIE SET**

PREVISIONE DELL'AFFIDABILITA'

**FORNISCONO SOLO UNA STIMA DELLA
VERA AFFIDABILITA':**

- MODELLI NON ACCURATI**
- DATI NON PRECISI**
- RBDs TROPPO SEMPLIFICATI**

MANUALI DI PREVISIONE DELL'AFFIDABILITA'

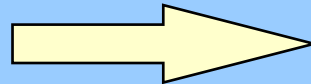
- MIL-HDBK-217**
- Cnet / France Telecom**
- BT**
- Italtel**
- Bell**
- Siemens**
- ...**

MANUALI DI PREVISIONE DELL’AFFIDABILITA’

MIL-HDBK-217

**SVILUPPATO IN USA DALL’USAF
(Rome Air Development Center)**

MIL-HDBK-217 -A



MIL-HDBK-217-F

SCOPO

**DEFINIRE E MANTENERE METODI CONSISTENTI
ED UNIFORMI PER STIMARE L’AFFIDABILITA’ DEI
SISTEMI ELETTRONICI IN AMBITO MILITARE**

MANUALI DI PREVISIONE DELL'AFFIDABILITA'

MIL-HDBK-217 FORNISCE DEI MODELLI PER IL CALCOLO DEL TASSO DI GUASTO

IPOTESI:

- COMPONENTI INDIPENDENTI**
- COMPONENTI IN SERIE**
- DISTRIBUZIONE ESPONENZIALE
(TASSO DI GUASTO COSTANTE)**

MANUALI DI PREVISIONE DELL'AFFIDABILITA'

MIL-HDBK-217 FORNISCE 2 METODI

•PART STRESS ANALYSIS

PRESUPPONE LA CONOSCENZA DI INFORMAZIONI DETTAGLIATE SUL SISTEMA E QUINDI VIENE UTILIZZATO TIPICAMENTE DURANTE LA FASE FINALE DEL PROGETTO

•PARTS COUNT

RICHIEDE MINORI INFORMAZIONI E QUINDI VIENE UTILIZZATO NELLA FASE PRELIMINARE DEL PROGETTO IN MODO DA OTTENERE UNA STIMA GROSSOLANA

MIL-HDBK-217: PART STRESS ANALYSIS

E' NECESSARIO DISPORRE DI UNA LISTA DETTAGLIATA DELLE PARTI UTILIZZATE NEL SISTEMA E DEGLI STRESS A CUI SONO SOTTOPOSTE

LE PARTI SONO RAGGRUPPATE IN CATEGORIE PRINCIPALI, CIASCUNA DI ESSE SUDDIVISA IN SOTTOCATEGORIE

IL METODO PER DETERMINARE IL TASSO DI GUASTO DEL SISTEMA PREVEDE DI SOMMARE I TASSI DI GUASTO DI CIASCUN COMPONENTE INDIVIDUALMENTE CALCOLATI

A QUESTO VALORE DEVE ESSERE AGGIUNTO IL TASSO DI GUASTO DELLA PIASTRA (CHE TIENE CONTO ANCHE DEGLI EFFETTI DELLA SALDATURA)

MIL-HDBK-217: PART STRESS ANALYSIS

- CIRCUITI INTEGRATI**
- DISPOSITIVI DISCRETI A SEMICONDUCTTORE**
- TUBI A VUOTO**
- LASER**
- RESISTENZE E CONDENSATORI**
- INDUTTANZE E TRASFORMATORI**
- DISPOSITIVI ROTANTI**
- RELAY**
- INTERRUTTORI**
- CONNETTORI**
- PIASTRE E CONNESSIONI**
- PANNELLI**
- QUARZI**
- LAMPADE**
- FILTRI**
- FUSIBILI**

MIL-HDBK-217: PART STRESS ANALYSIS

CIRCUITI INTEGRATI

- GATE/LOGIC ARRAY**
- MICROPROCESSORI**
- MEMORIE**
- VHSIC**
- MMIC E DISPOSITIVI DIGITALI AL GaAs**
- CIRCUITI IBRIDI**
- DISPOSITIVI ACUSTICI AD ONDA SUPERFICIALE**
- MEMORIE A BOLLE MAGNETICHE**

MIL-HDBK-217: PART STRESS ANALYSIS

DISPOSITIVI DISCRETI A SEMICONDUCTORE

- DIODI**
- TRANSISTORI BIPOLARI**
- TRANSISTORI Si FET**
- TRANSISTORI GaAs FET**
- TIRISTORI**
- DISPOSITIVI OPTOELETTRONICI**

MIL-HDBK-217: PART STRESS ANALYSIS

$$\lambda_p = \lambda_b \pi_Q \pi_E \pi_A \dots$$

λ_p - TASSO DI GUASTO DELLA PARTE

λ_b - TASSO DI GUASTO BASE

π_i - FATTORI CHE MODIFICANO IL TASSO DI GUASTO BASE IN FUNZIONE DEI PARAMETRI CHE POSSONO INFLUENZARE L'AFFIDABILITA' DELLA PARTE

PART STRESS ANALYSIS

**E' SOLITAMENTE ESPRESSO DA UN MODELLO CHE
TIENE CONTO DELL'INFLUENZA DI STRESS ELETTRICI
E TERMICI SULLA PARTE IN QUESTIONE**

$$\lambda_b = K \exp\left(-\frac{E}{kT}\right)$$

**E - ENERGIA DI ATTIVAZIONE
k - COSTANTE DI BOLTZMANN
T - TEMPERATURA ASSOLUTA
K - COSTANTE**

MIL-HDBK-217: PART STRESS ANALYSIS

π_Q - FATTORE DI QUALITA'

- IL LIVELLO DI QUALITA' DI UNA PARTE INFLUENZA DIRETTAMENTE IL SUO TASSO DI GUASTO**
- QUESTO FATTORE DIPENDE DALLE CONDIZIONI DELLO SCREENING SUBITO DAL COMPONENTE**

MIL-HDBK-217: PART STRESS ANALYSIS

π_E - FATTORE AMBIENTALE

TIENE CONTO DEGLI EFFETTI DELLO STRESS AMBIENTALE

AMBIENTE	SIMBOLO
A TERRA	G
SU NAVE	N
IN VOLO	A
NELLO SPAZIO	S
SU MISSILE	M
SU PROIETTILE	C

MIL-HDBK-217: PART STRESS ANALYSIS

π_E - FATTORE AMBIENTALE

AMBIENTE A TERRA	SIMBOLO	DESCRIZIONE	VALORE MICROCIR
AMBIENTE CONTROLLATO	G_B (BENIGN)	Fisso, Temperatura ed Umidita' controllate, facilmente accessibile	0.5
FISSO	G_F (FIXED)	Ambiente moderatamente controllato	2
MOBILE	G_M (MOBILE)	Installato su di un sistema mobile	4

MIL-HDBK-217: PART STRESS ANALYSIS

π_L - FATTORE DI APPRENDIMENTO

- VARIA DA 1 A 10 A SECONDA DELLA MATURITA' DELLA TECNOLOGIA
- TIPICAMENTE VALE 1 PER I DISPOSITIVI MATURI (>2 ANNI DI PRODUZIONE)

ESEMPIO MICROCIRCUITI

ANNI DI PRODUZIONE	π_L
<0.1	2.0
0.5	1.8
1	1.5
1.5	1.2
>2	1.0

MIL-HDBK-217: PART STRESS ANALYSIS

π_A - FATTORE DI APPLICAZIONE

π_R - FATTORE DI POTENZA

π_S - FATTORE DI STRESS ELETTRICO

π_C - FATTORE DI COSTRUZIONE DEL
CONTATTO

π_F - FATTORE DI FUNZIONE

π_T - FATTORE DI TEMPERATURA

$$\pi_T = A \exp\left(\frac{-E}{kT}\right)$$

MIL-HDBK-217: PART STRESS ANALYSIS

- **IL FATTORE DI QUALITA' ED AMBIENTALE VENGONO UTILIZZATI NELLA MAGGIOR PARTE DEI MODELLI**
- **GLI ALTRI FATTORI VENGONO APPLICATI SOLO IN MODELLI SPECIFICI**
- **IN CIASCUNA SEZIONE DEL MANUALE VENGONO IDENTIFICATI I FATTORI APPLICABILI**

PART STRESS ANALYSIS

DISPOSITIVI DISCRETI A SEMICONDUCTORE

1) Diodo (bassa frequenza)

$$\lambda_p = \lambda_b \pi_T \pi_S \pi_C \pi_Q \pi_E \text{ FIT}$$

2) BJT (bassa frequenza)

$$\lambda_p = \lambda_b \pi_T \pi_A \pi_R \pi_S \pi_Q \pi_E \text{ FIT}$$

PART STRESS ANALYSIS

CIRCUITI INTEGRATI

1) GATE/LOGIC ARRAY E MICROPROCESSORI

$$\lambda_p = (c_1 \pi_T + c_2 \pi_E) \pi_Q \pi_L \quad [\text{FIT}]$$

C_1 = fattore di complessita' del chip

C_2 = fattore di complessita' del package

PART STRESS ANALYSIS

2) GaAs MMIC

$$\lambda_p = (c_1 \pi_T \pi_A + c_2 \pi_E) \pi_Q \pi_L \quad [\text{FIT}]$$

C1 = fattore di complessita' del chip

C2 = fattore di complessita' del package

3) CIRCUITI IBRIDI

$$\lambda_p = [\sum n_c \lambda_c] (1 + 0,2 \pi_E) \pi_Q \pi_F \pi_L \quad [\text{FIT}]$$

n_c = numero di ogni particolare componente

λ_c = tasso di guasto di ogni particolare componente

PARTS COUNT

INFORMAZIONI NECESSARIE:

- TIPI E QUANTITA' DELLE PARTI
- LIVELLO DI QUALITA' DELLE PARTI

$$\lambda = \sum_{i=1}^n N_i (\lambda_G \pi_Q)_i$$

MANUALI DI PREVISIONE DELL'AFFIDABILITA'

LIMITAZIONI DELLE PREVISIONI DELL'AFFIDABILITA' MEDIANTE MANUALI

- **LIMITI DELLE BANCHE DATI CHE NORMALMENTE CONTENGONO POCHE INFORMAZIONI SUI MECCANISMI DI GUASTO**
- **IPOTESI DI TASSO DI GUASTO COSTANTE**
- **MODELLI DI DEGRADAZIONE EMPIRICI CON ENFASI SULLA SOLA TEMPERATURA**

MANUALI DI PREVISIONE DELL’AFFIDABILITA’

LIMITAZIONI DELLE PREVISIONI DELL’AFFIDABILITA’ MEDIANTE MANUALI

- I MODELLI DI TASSO DI GUASTO SONO STIME PUNTUALI BASATE SUI DATI DISPONIBILI E QUINDI SONO VALIDI NELLE CONDIZIONI SOTTO LE QUALI SONO STATI OTTENUTI TALI DATI**
- LA TECNOLOGIA ELETTRONICA E’ IN CONTINUA EVOLUZIONE AUMENTANDO LA DIFFICOLTA’ DI VALUTARE L’AFFIDABILITA’**
- LA PREVISIONE DIPENDE DALLA CORRETTA APPLICAZIONE DELLO STRUMENTO DA PARTE DELL’UTILIZZATORE**

MIGLIORAMENTO DELL'AFFIDABILITA'

ANALISI DEI POSSIBILI MODI DI GUASTO DI UN SISTEMA

TOP-DOWN



FTA
FAULT TREE
ANALYSIS

BOTTOM-UP



FMEA/FMECA
FAILURE MODE
EFFECTS (AND
CRITICALITY)
ANALYSIS

ALBERO DEI GUASTI

□ **DIAGRAMMA CHE RAPPRESENTA LA RELAZIONE TRA L'EVENTO (GUASTO) E LE CAUSE CHE LO POTREBBERO DETERMINARE**

□ **PERMETTE DI VALUTARE LA PROBABILITA' DI ACCADIMENTO DI EVENTI CRITICI, IN MODO DA POTER CORREGGERE IL PROGETTO, AL FINE DI RIDURRE I RISCHI AD ESSI CONNESSI**

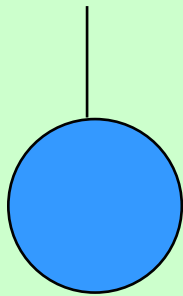
ALBERO DEI GUASTI

COSTRUZIONE DELL'ALBERO LOGICO DEI GUASTI

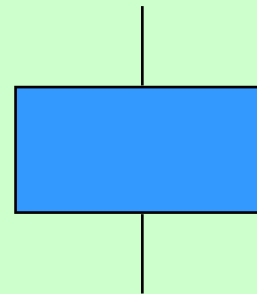
- **DEFINIZIONE DELL'EVENTO CRITICO FINALE (TOP EVENT)**
- **RICERCA DELLE CAUSE CHE POSSONO DETERMINARLO, RISALENDO FINO AGLI EVENTI PRIMARI**
- **VALUTAZIONE IN TERMINI PROBABILISTICI DELL'ALBERO DEI GUASTI**

ALBERO DEI GUASTI

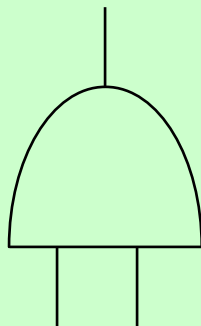
SIMBOLI STANDARD UTILIZZATI IN UN FT



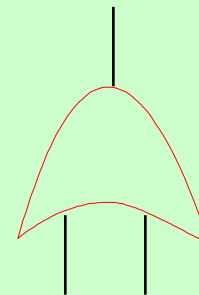
**EVENTO
PRIMARIO**



**EVENTO
COMBINAZIONE**



**PORTA
AND**



**PORTA
OR**

FMEA/FMECA

**OBIETTIVO:
EVIDENZIARE, GIA' IN FASE AVANZATA DI PROGETTO,
LE EVENTUALI CARENZE DEL PRODOTTO
IN MODO DA INTRODURRE LE MODIFICHE NECESSARIE
PER MIGLIORARNE L'AFFIDABILITA'**

**STANDARD DI RIFERIMENTO
US-MIL-STD-1629
IEC-812**

**LA FMECA CONTIENE IN PIU' LA STIMA QUANTITATIVA
DELLA CRITICITA' DEL GUASTO**

FMEA/FMECA

1) FASE PRELIMINARE:

- **Suddivisione del sistema in elementi**
- **Costruzione di un diagramma della struttura funzionale del sistema**
- **Definizione di ogni elemento**
- **Descrizione della sua funzione e delle sue prestazioni**

2) ANALISI QUALITATIVA:

- Definizione di tutti i possibili modi di guasto associati al singolo elemento**
- Identificazione delle possibili cause di guasto**
- Descrizione dei sintomi associati ad un dato modo di guasto e del suo effetto locale**
- Identificazione delle conseguenze di un dato modo di guasto sul livello successivo e sulla funzione che deve essere realizzata dal sistema**

3) ANALISI QUANTITATIVA:

- Stima della probabilita' di occorrenza di ogni modo di guasto**
- Valutazione della criticita' e ripartizione in classi di gravita'**
- Identificazione delle azioni correttive in grado di eliminare o ridurre l'effetto del modo di guasto in questione**

FMEA/FMECA

- ❑ **L'APPLICAZIONE DELLA FMECA PRESUPPONE UNA CONOSCENZA APPROFONDATA DEL SISTEMA**
- ❑ **LA COMPLESSITA' DELL'ANALISI AUMENTA CON LA COMPLESSITA' DEL SISTEMA**
- ❑ **SONO STATI SVILUPPATI DEI SUPPORTI INFORMATICI PER LA REALIZZAZIONE DELLA FMECA**
- ❑ **SPESSO E' NECESSARIO OPERARE DELLE SEMPLIFICAZIONI CHE RENDONO LA STIMA IMPRECISA**
- ❑ **E' MEGLIO PERO' AVERE UN VALORE IMPRECISO CHE LA MANCANZA TOTALE DI DATI**

DESIGN REVIEW

PARAGRAFO 4.4.6 NORMA UNI EN ISO 9001

IN CORRISPONDENZA DI APPROPRIATE FASI DELLA PROGETTAZIONE DEVONO ESSERE PIANIFICATI E CONDOTTI RIESAMI FORMALI E DOCUMENTATI DEI RISULTATI DELLA PROGETTAZIONE.

A CIASCUN RIESAME DELLA PROGETTAZIONE DEVONO PARTECIPARE RAPPRESENTANTI DI TUTTE LE FUNZIONI INTERESSATE ALLA FASE DI PROGETTAZIONE OGGETTO DI ESAME E, OVE NECESSARIO, ALTRO PERSONALE SPECIALIZZATO.

DEVONO ESSERE CONSERVATE LE REGISTRAZIONI DI TALI ESAMI

DESIGN REVIEW

IL DESIGN REVIEW PERMETTE DI:

- **INDIVIDUARE**
- **DISCUTERE**
- **ELIMINARE**

LE DEBOLEZZE DEL PROGETTO

**DURANTE IL DESIGN REVIEW DEVONO ESSERE
CONSIDERATI GLI ASPETTI AFFIDABILISTICI
RIGUARDANTI IL PROGETTO**

DESIGN REVIEW

OBIETTIVI:

- **DISCUTERE LA SELEZIONE ED UTILIZZO DI COMPONENTI E MATERIALI**
- **VALUTARE IL SODDISFACIMENTO DELLE LINEE GUIDA**
- **VALUTARE LE DEBOLEZZE DEL SISTEMA**
- **DISCUTERE I RISULTATI DI ANALISI E TEST**

DESIGN REVIEW: LE CHECK LIST

**IL DESIGN REVIEW DOVREBBE ESSERE SUPPORTATO
DA UNA CHECK LIST**

ESEMPIO

- **SONO STATE APPLICATE LE REGOLE DI DERATING?**
- **E' STATA MISURATA LA T DEI VARI PUNTI DELLA PIASTRA?**

- **E' STATA VALUTATA L'AFFIDABILITA' DI CIASCUN ELEMENTO?**
- **E' STATA VALUTATA L'AFFIDABILITA' DEL SISTEMA?**
- **E' STATA FATTA UNA FMEA/FMECA?**
- **E' NECESSARIO INTRODURRE DELLE RIDONDANZE?**

DESIGN REVIEW

**VALUTARE GLI ASPETTI DI AFFIDABILITA'
DURANTE IL DESIGN REVIEW E' MOLTO
PIU' CHE VERIFICARE IL VALORE DI
AFFIDABILITA' PREVISTO**

**DESIGN
REVIEW**

**PREVISIONE
DELLA
AFFIDABILITA'**

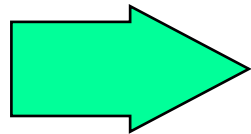
HALT

HIGHLY ACCELERATED LIFE TESTS

**TEST NEL QUALE LE SOLLECITAZIONI APPLICATE
AL PRODOTTO SONO MOLTO AL DI SOPRA DEI
LIVELLI NORMALI**

PERCHE' IN PROGETTAZIONE ?

- **NECESSITA' DI RICAVARE I MARGINI DI PROGETTO**
- **POCHE UNITA' DISPONIBILI**



PROVE MOLTO ACCELERATE

HALT

SOLLECITAZIONI APPLICATE DURANTE HALT

- **TEMPERATURA COSTANTE**
- **CICLI DI TEMPERATURA**
- **VIBRAZIONI**
- **TENSIONE**
- **CICLI DI POTENZA**
- **UMIDITA'**

HALT

- **AIUTA A RIDURRE I TEMPI DI SVILUPPO DI UN PRODOTTO ED A EVIDENZIARE LE POSSIBILI CRITICITA'**
- **AIUTA A MIGLIORARE IL PRODOTTO NEI SUOI LIMITI TECNOLOGICI**

NON PREDICE MTTF!!